

# PATENT ABSTRACTS OF JAPAN

(11)Publication number :

04-313278

(43)Date of publication of application : 05.11.1992

(51)Int.Cl.

H01L 31/16

(21)Application number : 03-079303

(71)Applicant : HAMAMATSU PHOTONICS KK

(22)Date of filing : 11.04.1991

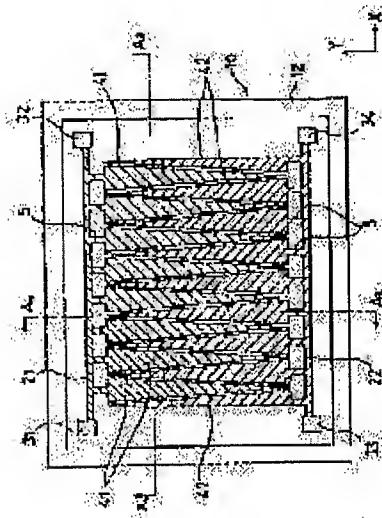
(72)Inventor : SAKAKIBARA MASAYUKI  
TOMITA TOSHIHIKO

## (54) TWO-DIMENSIONAL LIGHT INCIDENCE POSITION DETECTION ELEMENT

### (57)Abstract:

PURPOSE: To obtain a low-cost two-dimensional light incidence position detection element in a simple structure by connecting a semiconductor layer to a semiconductor resistance layer and by increasing or decreasing an area of the semiconductor layer toward the extension detection uniformly.

CONSTITUTION: A p-type resistance layer 21 and a p-type resistance layer 22 of a semiconductor light incidence position detection element are placed in parallel each other on an n-type semiconductor substrate 10 and each pair of signal take-out electrodes 31-34 are connected to these both terminals. A plurality of n+-type semiconductor layers 41 and p+-type semiconductor layers 42 are formed on n-type semiconductor substrate 10 between the p-type semiconductor layer 21 and the n-type resistance layer 22 and they are connected to the p-type resistance layer 21 and the p-type resistance layer 22 by a p-type semiconductor layer 5, thus enabling the p-type resistance layers 21 and 22 to perform resistance division of photo-generation carriers which are collected by the p+-type semiconductor layers 41 and 42. On the other hand, a photo diode constitutes the p+-type semiconductor layers 41 and 42 as an anode and an anode area of each photo diode tends to increase or decrease uniformly in Y direction, thus enabling Y-direction incidence position of light spot to be detected.



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-313278

(43) 公開日 平成4年(1992)11月5日

(51) Int.Cl.<sup>5</sup>

識別記号 庁内整理番号  
B 7210-4M

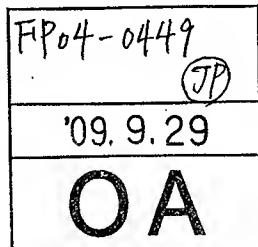
F I

技術表示箇所

審査請求 未請求 請求項の数 4 (全 5 頁)

(21)出願番号 特願平3-79303

(22) 出願日 平成3年(1991)4月11日



(71)出願人 000236436

浜松ホトニクス株式会社

静岡県浜松市市野町1126番地の1

(72) 発明者 神原 正之

静岡県浜松市市野町  
トニクス株式会社内

(72) 発明者 富田 俊彦

静岡県浜松市市野町  
トニクス株式会社内

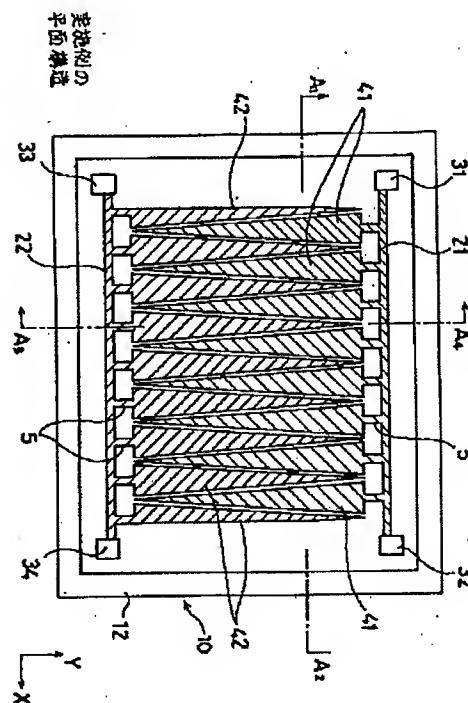
(74) 代理人 弁理士 長谷川 芳樹 (外3名)

(54) 【発明の名称】 二次元光入射位置検出素子

(57) [要約]

【目的】 構造が簡単で低成本な二次元光入射位置検出素子を提供する。

【構成】 単一の半導体基板に半導体光入射位置検出素子(PSD)とホトダイオードが形成され、(PSD)は、半導体基板に形成された線状の半導体抵抗層と、この両端に接続された一对の位置信号電極を含んで構成され、ホトダイオードは、半導体抵抗層と同一導電型の複数の半導体層をアノードもしくはカソードとして構成される。そして、複数の半導体層がPSD用の半導体抵抗層に接続されることにより、PSDのキャリア収集部として働く。また、一定方向に面積が一様に増加または減少して形成されることで、光入射位置に応じて出力光電流が異なるホトダイオードのアノードまたはカソードとして動く。



## 【特許請求の範囲】

【請求項1】半導体基板に半導体光入射位置検出素子とホトダイオードが形成され、前記半導体光入射位置検出素子は、前記半導体基板に形成された線状の半導体抵抗層と、この半導体抵抗層の両端に接続された一対の位置信号電極を含んで構成され、前記ホトダイオードは、前記半導体抵抗層と同一導電型の複数の半導体層をアノードもしくはカソードとして構成され、前記半導体層は、前記半導体抵抗層に所定間隔で接続されて、当該半導体抵抗層の長手方向と実効的に直交する方向に延設され、かつ前記半導体層の面積がその延設方向に向って一様に増加または減少していることを特徴とする二次元光入射位置検出素子。

【請求項2】前記ホトダイオードは第1および第2のホトダイオードからなる2分割ホトダイオードであって、第1のホトダイオードは前記複数の半導体層であり、第2のホトダイオードは前記複数の半導体層の間にそれぞれ形成された別の複数の半導体層をアノードもしくはカソードとして構成され、かつその面積が前記延設方向に向って一様に減少または増加している請求項1記載の二次元光入射位置検出素子。

【請求項3】前記半導体基板は单一の基板からなり、前記ホトダイオードは、前記半導体抵抗層と同一導電型であって前記半導体基板に形成された複数の半導体層をアノードもしくはカソードとして構成されている請求項1記載の二次元光入射位置検出素子。

【請求項4】前記ホトダイオードは第1および第2のホトダイオードからなる2分割ホトダイオードであって、前記第1のホトダイオードは前記複数の半導体層を含み、前記第2のホトダイオードは前記複数の半導体層の間にそれぞれ形成された別の複数の半導体層をアノードもしくはカソードとして構成され、かつ前記別の複数の半導体層の面積が前記延設方向に向って一様に減少または増加している請求項1記載の二次元光入射位置検出素子。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は二次元光入射位置検出素子に関する。

## 【0002】

【従来の技術】従来、二次元光入射位置検出素子として二次元半導体光入射位置検出素子(二次元PSD)や、4分割ホトダイオードなどが知られている。二次元PSDには表面(片面)分割型と両面分割型があり、前者ではシリコン基板の表面に、イオン注入で面状の高抵抗層が形成される。また、後者ではシリコン基板の両面に、線状の抵抗層が形成される。一方、4分割ホトダイオードでは中心に対して点対称に、4つの受光面が形成される。

## 【0003】

【発明が解決しようとする課題】上記の表面分割型PSDでは、抵抗層を高抵抗すなわち低濃度イオン注入にしなければならぬので、特性良品率を上げるのが難しい。両面分割型PSDでは、基板の両面に対する加工が必要となるため高価になる。一方、4分割ホトダイオードでは光スポットが中心から外れると、その入射位置を検出できない。

【0004】そこで本発明は、光スポットの入射位置を広い範囲で二次元的に検出することができ、しかも構造が簡単で低コストな二次元光入射位置検出素子を提供することを目的とする。

## 【0005】

【課題を解決するための手段】本発明に係る二次元光入射位置検出素子は、半導体基板に半導体入射位置検出素子とホトダイオードが形成され、半導体光入射位置検出素子は、半導体基板に形成された線状の半導体抵抗層と、この半導体抵抗層の両端に接続された一対の位置信号電極を含んで構成され、ホトダイオードは、上記半導体抵抗層と同一導電型の複数の半導体層をアノードもしくはカソードとして構成され、上記半導体層は、上記半導体抵抗層に所定間隔で接続されて、この半導体抵抗層の長手方向と実効的に直交する方向に延設され、かつ半導体層の面積がその延設方向に向って一様に増加または減少していることを特徴とする。

## 【0006】

【作用】本発明によれば、複数の半導体層が半導体光入射位置検出素子(PSD)用の半導体抵抗層に接続されることにより、PSDのキャリア収集部として働く。また、一定方向に面積が一様に増加または減少して形成されることで、上記の半導体層は光入射位置に応じて出力光電流が異なるホトダイオードのアノードまたはカソードとして動く。

## 【0007】

【実施例】以下、添付図面を参照して本発明の実施例を説明する。

【0008】図1は実施例に係る二次元光入射位置検出素子の平面図、図2(a), (b)はそれぞれ図1のA<sub>1</sub>—A<sub>2</sub>線、A<sub>3</sub>—A<sub>4</sub>線断面図である。n型半導体基板10の裏面の全面にはn<sup>+</sup>型裏面層11が形成される。PSDは互いに平行に配設された低不純物濃度の第1のp型抵抗層21と第2のp型抵抗層22を含み、これらの両端に各一对の信号取出電極31～34が接続される。第1のp型抵抗層21と第2のp型抵抗層22の間のn型半導体基板10には、それぞれクサビ型をなして互いに入り込む高不純物濃度の第1のp<sup>+</sup>型半導体層41と第2のp<sup>+</sup>型半導体層42が複数ずつ形成され、これらは低ドープのp型半導体層5によって、それぞれ所定間隔で第1のp型抵抗層21と第2のp型抵抗層22に接続されている。なお、第1のp<sup>+</sup>型半導体層41と第2のp<sup>+</sup>型半導体層42の間には、アイソレーション

ン用のn<sup>+</sup>型層13が形成されている。

【0009】上記の構造によれば、第1のp型抵抗層21は第1のp<sup>+</sup>型半導体層41によって収集された光生成キャリアを抵抗分割する役割を有し、第2のp型抵抗\*

$$\{ (I_1 + I_3) - (I_2 + I_4) \} / (I_1 + I_2 + I_3 + I_4)$$

に従って行なえばよい。

【0010】一方、上記の構造によれば、第1のホトダイオードが第1のp<sup>+</sup>型半導体層41をアノードとして構成され、第2のホトダイオードが第2のp<sup>+</sup>型半導体層42をアノードとして構成され、かつ各々のホトダイ

$$\{ (I_1 + I_2) - (I_3 + I_4) \} / (I_1 + I_2 + I_3 + I_4)$$

に従って行なえばよい。

【0011】ここで、第1のp型抵抗層21および第2のp型抵抗層22の長さをLとし、座標の原点を受光面の中心にとった場合には、X方向については、既知の一次元P S Dの動作原理より上記関係式の演算は、スポット光入射位置をxとしたとき、 $2x/L$ となり、Y方向については、スポット光入射位置をyとしたとき、 $2y/L$ となる。

【0012】本発明の二次元光入射位置検出素子については、図3～図5に示すように、種々の変形が可能である。

【0013】図3はP S Dを1本のp型抵抗層21のみで構成し、p型層22はP S Dとして用いないようにした二次元光入射位置検出素子の平面図である。それ以外の構成については、図1と基本的に同一である。この場合には、電極35の光電流をI<sub>5</sub>とし、信号取出電極31、32の光電流をI<sub>1</sub>、I<sub>2</sub>としたときには、X方向の位置演算の式は

$$(I_1 - I_2) / (I_1 + I_2)$$

となり、Y方向の位置演算の式は

$$\{ (I_1 + I_2) - I_5 \} / (I_1 + I_2 + I_5)$$

となる。

【0014】図4は第1のp<sup>+</sup>型半導体層41と第2のp<sup>+</sup>型半導体層42を個々にクサビ型とすることなく、その長さを調整することにより、第1のp<sup>+</sup>型半導体層41と第2のp<sup>+</sup>型半導体層42の全体の面積を、Y方向に第1のp型抵抗層21および第2のp型抵抗層22から離れるにつれて、実質的に減少させた変形例である。

【0015】図5(a)、(b)についても、2分割ホトダイオードをなす第1のp<sup>+</sup>型半導体層41と第2のp<sup>+</sup>型半導体層42のそれぞれの全体の面積は、個々の第1のp<sup>+</sup>型半導体層41と第2のp<sup>+</sup>型半導体層42をクサビ型にしたのと同様に、中心に向って一様に減少している。このため、Y方向の位置検出が2分割ホトダイオードの機能として実現できる。また、第1のp<sup>+</sup>型半導体層41および第2のp<sup>+</sup>型半導体層42は第1のp型抵抗層21および第2のp型抵抗層22に対して完

\*層22は第2のp<sup>+</sup>型半導体層42によって収集された光生成キャリアを抵抗分割することになる。これにより、X方向の入射位置演算は

$$\{ (I_1 + I_3) - (I_2 + I_4) \} / (I_1 + I_2 + I_3 + I_4)$$

※オードのアノードの面積はY方向に一様に増加または減少傾向となっているので、この2分割ホトダイオードの光電流出力比により、光スポットのY方向入射位置が検出できる。すなわち、Y方向の入射位置演算を、下記の式

$$\{ (I_1 + I_2) - (I_3 + I_4) \} / (I_1 + I_2 + I_3 + I_4)$$

全には直交していないが、実効的には直交する関係にあり、従って第1のp型抵抗層21および第2のp型抵抗層22で抵抗分割されるキャリアを収集する役割を果すことになる。

【0016】なお、ホトダイオードは2分割型である必要はなく、例えば図3の例で第2のp<sup>+</sup>型半導体層42を省略し、第1のp<sup>+</sup>型半導体層41のみをアノードとするホトダイオードとしてもよい。但し、この場合に光スポットのY方向入射位置を検出するためには、光スポットの光量が一定であることが条件となる。

#### 【0017】

【発明の効果】以上、詳細に説明した通り本発明では、複数の半導体層がP S D用の半導体抵抗層に接続されることにより、P S Dのキャリア収集部として働く。また、一定方向に面積が一様に増加または減少して形成されることで、光入射位置に応じて出力光電流が異なるホトダイオードのアノードまたはカソードとして動く。このため、光スポットの入射位置を広い範囲で二次元的に検出することができ、しかも構造が簡単で低コストな二次元光入射位置検出素子を提供できる。

#### 【図面の簡単な説明】

【図1】本発明の実施例に係る二次元光入射位置検出素子の平面図である。

【図2】図1に示す二次元光入射位置検出素子の断面図である。

【図3】変形例に係る二次元光入射位置検出素子の平面図である。

【図4】別の変形例に係る二次元光入射位置検出素子の平面図である。

【図5】さらに別の変形例に係る二次元光入射位置検出素子の平面図である。

#### 【符号の説明】

1 0 … n型半導体基板

2 1 … 第1のp型抵抗層

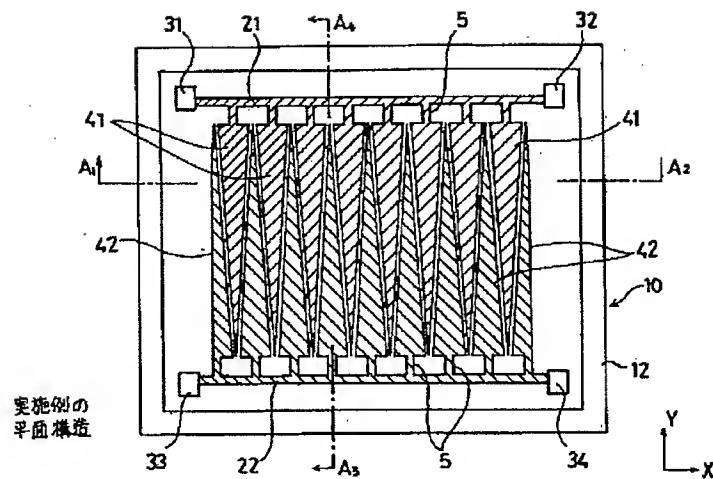
2 2 … 第2のp型抵抗層

3 1 ~ 3 4 … 信号取出電極

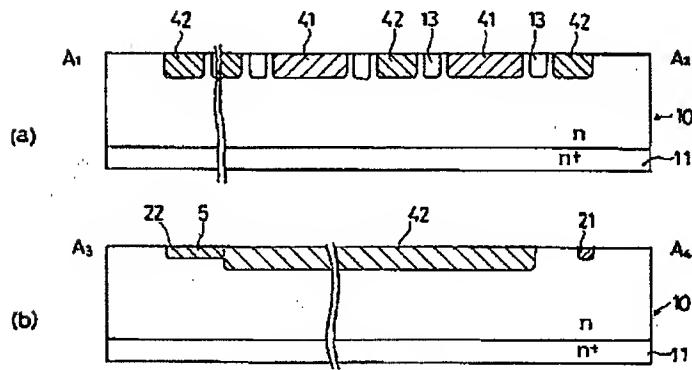
4 1 … 第1のp<sup>+</sup>型半導体層

4 2 … 第2のp<sup>+</sup>型半導体層

【図1】

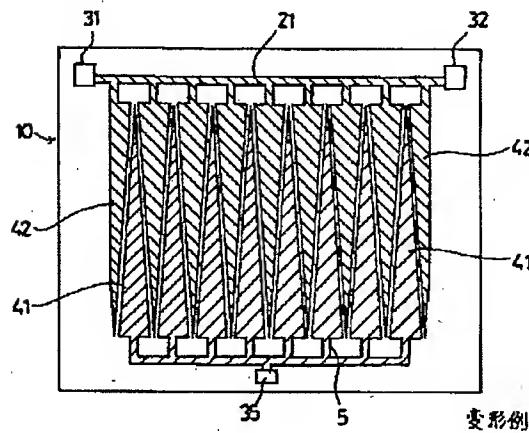


【図2】

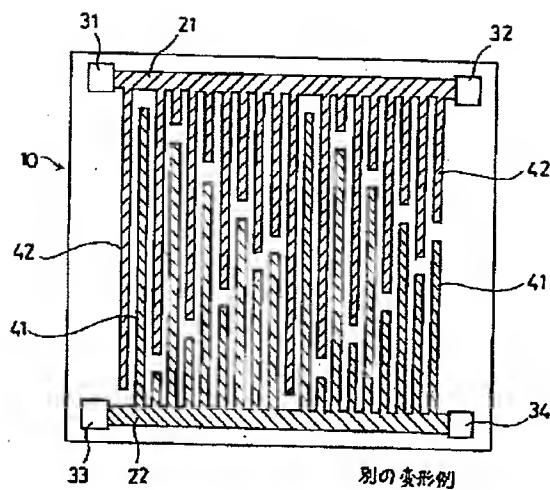


実施例の断面構造

【図3】



【図4】



【図5】

